

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: INOUE, Kenji
Serial Number: To Be Assigned
Filing Date: To Be Assigned
Title: Duplexer

Art Unit No.: To Be Assigned
Examiner: To Be Assigned
Att'y Docket: WASH5915

CERTIFICATE OF EXPRESS MAIL 37 CFR 1.10

I hereby certify that this patent application is being deposited with the United States Postal Service as Express Mail No. EO 902 822 539 US, in an envelope addressed to: Assistant Commissioner for Patents, PO Box 1450 Alexandria, VA 22313-1450, MAIL STOP PATENT APPLICATION on February 24, 2004


(Signature of Person Mailing Document(s))

ALAN W. YOUNG
Printed Name

Honorable Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENT

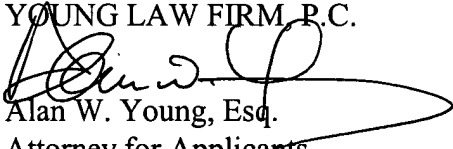
Sir:

Included herewith, please find:

1) Ribbon Copy of priority document **JP2003-376254** filed on **November 5, 2003** in the name of **TDK Corporation**

Respectfully submitted,

YOUNG LAW FIRM, P.C.


Alan W. Young, Esq.

Attorney for Applicants

Registration No. 37,970

4370 Alpine Road, Suite 106

Portola Valley, CA 94028

Telephone: (650) 851-7210

Facsimile: (650) 851-7232

Date: February 24, 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 5 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 7 6 2 5 4
Application Number:

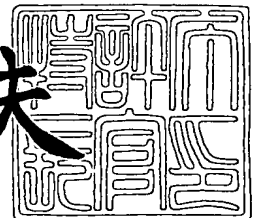
[ST. 10/C] : [J P 2 0 0 3 - 3 7 6 2 5 4]

出 願 人 T D K 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 2 9 1 7

【書類名】 特許願
【整理番号】 99P06281
【あて先】 特許庁長官殿
【国際特許分類】 H03H 9/17
【発明者】
 【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 T D K 株式会社内
 【氏名】 井上 憲司
【特許出願人】
 【識別番号】 000003067
 【氏名又は名称】 T D K 株式会社
【代理人】
 【識別番号】 100115738
 【弁理士】
 【氏名又は名称】 鷺頭 光宏
【手数料の表示】
 【予納台帳番号】 215327
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

アンテナ端子と送信端子との間に接続された送信フィルタと、前記アンテナ端子と受信端子との間に直列に接続された分波回路及び受信フィルタとを備えるデュプレクサであって、前記分波回路は、前記アンテナ端子と前記受信フィルタとの間に接続された少なくとも一つの位相線路と、前記位相線路に対して並列に接続された少なくとも一つの共振器とを備えていることを特徴とするデュプレクサ。

【請求項 2】

前記位相線路の一端と前記共振器の一端との間に接続された第 1 のインダクタンス素子と、前記位相線路の他端と前記共振器の他端との間に接続された第 2 のインダクタンス素子とをさらに備えていることを特徴とする請求項 1 に記載のデュプレクサ。

【請求項 3】

前記共振器の共振周波数及び反共振周波数は前記送信フィルタの通過帯域よりも低いことを特徴とする請求項 1 又は 2 に記載のデュプレクサ。

【請求項 4】

前記共振器の共振周波数及び反共振周波数は前記受信フィルタの通過帯域よりも高いことを特徴とする請求項 1 又は 2 に記載のデュプレクサ。

【請求項 5】

前記少なくとも一つの位相線路は、一端が前記アンテナ端子に接続された第 1 の位相線路と、一端が前記受信フィルタに接続された第 2 の位相線路とを含み、前記少なくとも一つの共振器は、前記第 1 の位相線路に対して並列に接続された第 1 の共振器と、前記第 2 の位相線路に対して並列に接続された第 2 の共振器とを含んでいることを特徴とする請求項 1 に記載のデュプレクサ。

【請求項 6】

前記第 1 の位相線路の前記一端と前記第 1 の共振器の一端との間に接続された第 1 のインダクタンス素子と、前記第 1 の位相線路の他端と前記第 1 の共振器の他端との間に接続された第 2 のインダクタンス素子と、前記第 2 の位相線路の前記一端と前記第 2 の共振器の一端との間に接続された第 3 のインダクタンス素子と、前記第 2 の位相線路の他端と前記第 2 の共振器の他端との間に接続された第 4 のインダクタンス素子とさらに備えていることを特徴とする請求項 5 に記載のデュプレクサ。

【請求項 7】

前記少なくとも一つの共振器は、前記第 2 のインダクタンス素子及び前記第 4 のインダクタンス素子の接続点とグランドとの間に接続された第 3 の共振器をさらに含んでいることを特徴とする請求項 6 に記載のデュプレクサ。

【請求項 8】

前記第 1 及び第 2 の共振器の共振周波数は、前記第 3 の共振器の反共振周波数よりも低いことを特徴とする請求項 7 に記載のデュプレクサ。

【請求項 9】

前記第 3 の共振器の実効的結合係数は、前記第 1 及び第 2 の共振器の実効的結合係数よりも小さいことを特徴とする請求項 7 又は 8 に記載のデュプレクサ。

【請求項 10】

前記共振器が薄膜バルク波共振器によって構成されていることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載のデュプレクサ。

【書類名】明細書

【発明の名称】デュプレクサ

【技術分野】

【0001】

本発明はデュプレクサに関し、特に、分波回路が小型化されたデュプレクサに関する。

【背景技術】

【0002】

従来より、携帯電話に代表される移動体通信機器には、送信信号と受信信号を振り分けるデュプレクサが広く用いられている。デュプレクサは基本的に、アンテナ端子と送信端子との間に接続された送信フィルタと、アンテナ端子と受信端子との間に接続された分波回路及び受信フィルタによって構成される。デュプレクサに含まれる分波回路は、送受信信号が互いに相手方の回路に与える影響を遮断するために用いられ、これにより、送信端子より送出される送信信号は受信端子に達することなくアンテナ端子へと送出され、また、アンテナ端子より供給される受信信号は送信端子に達することなく受信端子へと供給されることになる。

【0003】

デュプレクサに用いられる分波回路は、通常のLC回路や、1/4波長位相線路によって構成されることが一般的である（特許文献1参照）。

【特許文献1】特開2001-24476号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、デュプレクサに用いられる分波回路をLC回路や1/4波長位相線路によって構成すると、分波回路のサイズが大きくなり、その結果デュプレクサの小型化を阻害するという問題があった。つまり、LC回路を用いた分波回路では、インダクタンス素子（L素子）やキャパシタ素子（C素子）のサイズが大きく、さらに、実装のために複数の電極パッドが必要となることから本質的に小型化が困難である。また、1/4波長位相線路を用いた分波回路では、例えば誘電率が約7である基板を用いた場合、2GHz帯において約10mm程度の位相線路が必要となり、同周波数帯においてそれぞれ1～1.5mm角程度のサイズで実現できる送信フィルタや受信フィルタに比べて、サイズがかなり大きくなってしまふ。

【0005】

このように、デュプレクサを小型化するためには、これに含まれる分波回路の小型化が必須であることが分かる。

【0006】

したがって、本発明は、分波回路を改良することによって小型で且つ高性能なデュプレクサを提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明によるデュプレクサは、アンテナ端子と送信端子との間に接続された送信フィルタと、前記アンテナ端子と受信端子との間に直列に接続された分波回路及び受信フィルタとを備え、前記分波回路は、前記アンテナ端子と前記受信フィルタとの間に接続された少なくとも一つの位相線路と、前記位相線路に対して並列に接続された少なくとも一つの共振器とを備えていることを特徴とする。

【0008】

本発明によれば、分波回路に含まれる位相線路の長さを従来に比べて大幅に短くすることができることから、デュプレクサ全体のサイズを小型化することが可能となる。本発明において、前記位相線路の一端と前記共振器の一端との間に接続された第1のインダクタンス素子と、前記位相線路の他端と前記共振器の他端との間に接続された第2のインダクタンス素子とをさらに備えることが好ましい。このようなインダクタンス素子としてはワ

イヤーやパッケージ内に形成されたビアのインダクタンスを利用することができることから、これによって分波回路が大型化することはない。さらに、前記共振器の共振周波数及び反共振周波数は前記送信フィルタの通過帯域よりも低いか、前記受信フィルタの通過帯域よりも高いことが好ましい。これによれば、共振器の共振周波数にて送信フィルタ及び受信フィルタに減衰極が現れることから、デュプレクサの特性を向上させることが可能となる。

【0009】

また、前記少なくとも一つの位相線路は、一端が前記アンテナ端子に接続された第1の位相線路と、一端が前記受信フィルタに接続された第2の位相線路とを含み、前記少なくとも一つの共振器は、前記第1の位相線路に対して並列に接続された第1の共振器と、前記第2の位相線路に対して並列に接続された第2の共振器とを含んでいることが好ましい。この場合、前記第1の位相線路の前記一端と前記第1の共振器の一端との間に接続された第1のインダクタンス素子と、前記第1の位相線路の他端と前記第1の共振器の他端との間に接続された第2のインダクタンス素子と、前記第2の位相線路の前記一端と前記第2の共振器の一端との間に接続された第3のインダクタンス素子と、前記第2の位相線路の他端と前記第2の共振器の他端との間に接続された第4のインダクタンス素子とさらに備えていることが好ましく、前記少なくとも一つの共振器は、前記第2のインダクタンス素子及び前記第4のインダクタンス素子の接続点とグランドとの間に接続された第3の共振器をさらに含んでいることがさらに好ましい。これによれば、上記の効果に加え、受信フィルタの低域側エッジを非常に急峻とすることが可能となり、従来の分波回路を用いた場合と比べて、デュプレクサの特性を大幅に向上させることが可能となる。

【0010】

この場合、前記第1及び第2の共振器の共振周波数は、前記第3の共振器の反共振周波数よりも低いことが好ましく、前記第3の共振器の実効的結合係数は、前記第1及び第2の共振器の実効的結合係数よりも小さいことがより好ましい。これによれば、デュプレクサの特性をより向上させることが可能となる。

【0011】

また、前記共振器は薄膜バルク波共振器によって構成されていることが好ましい。これによれば、分波回路のサイズをより小型化することが可能となるばかりでなく、高い耐電力性を得ることも可能となる。

【発明の効果】

【0012】

このように、本発明によれば分波回路に含まれる位相線路の長さを従来に比べて大幅に短くすることができることから、デュプレクサ全体のサイズを小型化することが可能となる。また、共振器の共振周波数に対応させた減衰極を生じさせることが可能であることから、デュプレクサの特性を向上させることも可能となる。

【発明を実施するための最良の形態】

【0013】

まず、本発明の好ましい実施の形態について詳細に説明する前に、デュプレクサの基本構成について説明する。

【0014】

図1は、デュプレクサ100の基本構成を示すブロック図である。

【0015】

図1に示すように、デュプレクサ100は、アンテナ端子100aと送信端子100bとの間に接続された送信フィルタ120と、アンテナ端子100aと受信端子100cとの間に直列に接続された分波回路110及び受信フィルタ130によって構成される。実際の使用時においては、図1に示すように、アンテナ端子100aがアンテナ素子141に接続され、送信端子100bが送信回路142に接続され、受信端子100cが受信回路143に接続されることになる。これにより、アンテナ素子141を介して受信した受信信号は送信回路142に達することなく受信回路143へと供給され、また、送信回路

142より送出される送信信号は受信回路143に達することなくアンテナ素子141へと送出される。

【0016】

以下、添付図面を参照しながら、本発明の好ましい実施の形態について詳細に説明する。

【0017】

図2は、本発明の好ましい実施形態によるデュプレクサ100に用いられる分波回路110の具体的な回路構成を示す回路図である。

【0018】

図2に示すように、分波回路110は、入力端110a(=アンテナ端子100a)と出力端110bとの間に接続された位相線路111と、位相線路111に対して並列に接続された共振器112と、共振器112と入力端110aとの間に接続された第1のインダクタンス素子113と、共振器112と出力端110bとの間に接続された第2のインダクタンス素子114とを備えて構成されている。インダクタンス素子113、114としては、ワイヤーやパッケージ内に形成されたビアのインダクタンスを利用することができる。

【0019】

このような回路構成を採用すれば、従来の分波回路のように1/4波長位相線路を用いた場合と比べて、位相線路111の長さを大幅に短くすることが可能となる。具体的には、位相線路111の長さを1/10波長程度とすることが可能となり、これにより従来と比べてデュプレクサ100のサイズを小型化することが可能となる。共振器112としては、薄膜バルク波共振器や表面弾性波共振器を用いることができるが、中でも薄膜バルク波共振器を用いることが好ましい。これは、共振器112として薄膜バルク波共振器を用いれば、分波回路110のサイズをより小型化することが可能となるばかりでなく、高い耐電力性を得ることが可能となるからである。

【0020】

ここで、共振器112の共振周波数及び反共振周波数は、送信フィルタ120及び受信フィルタ130の通過帯域とは異なる周波数に設定する必要がある。具体的には、送信フィルタ120の通過帯域よりも受信フィルタ130の通過帯域の方が高いシステムにおいては、共振器112の共振周波数及び反共振周波数を送信フィルタ120の通過帯域よりも低く設定することが好ましい。共振器112の共振周波数及び反共振周波数をこのように設定すれば、送信フィルタ120及び受信フィルタ130には共振器112の共振周波数に対応した減衰極が現れる。これにより、1/4波長位相線路を用いて分波回路を構成した場合に比べて、デュプレクサの特性を向上させることが可能となる。

【0021】

図3は、共振器112として用いることが好ましい薄膜バルク波共振器の構造を示す略断面図である。

【0022】

図3に示すように、共振器112として用いることが好ましい薄膜バルク波共振器は、基板10と、基板10上に設けられた音響多層膜11と、音響多層膜11上に設けられた下部電極12と、下部電極12上に設けられた圧電膜13と、圧電膜13上に設けられた上部電極14とを備えて構成されており、下部電極12及び上部電極14の一方が図2に示すインダクタンス素子113に接続され、他方がインダクタンス素子114に接続されることになる。

【0023】

基板10は、薄膜バルク波共振器の機械的強度を確保する基体としての役割を果たし、その材料としては、シリコン(Si)やサファイアなどの単結晶基板、アルミナやアルテックなどのセラミックス基板、石英やガラス基板などを用いることができる。中でも、安価であり、且つ、高度なウェハープロセスが確立されているSi単結晶を用いることが最も好ましい。

【0024】

音響多層膜 11 は、互いに異なる材料からなる反射膜 11a 及び 11b が交互に積層された構造を有しており、基板 10 方向へ伝搬する振動を反射することにより薄膜バルク波共振器の特性を向上させる役割を果たす。音響多層膜 11 を構成する反射膜の数としては特に限定されないが、本例においては反射膜 11a 及び 11b からなる対を 4 対積層している。反射膜 11a 及び 11b の材料については、反射膜 11a の方が反射膜 11b よりも音響インピーダンスが高い限り特に限定されないが、対となる反射膜 11a 及び 11b のうち、基板 10 側に位置する反射膜 11a については窒化アルミニウム (AlN) を用いることが好ましく、下部電極 12 側に位置する反射膜 11b については酸化シリコン (SiO₂) を用いることが好ましい。反射膜 11a 及び 11b の厚さについては目的とする共振周波数に応じて設定すればよく、波長の 1/4 程度にそれぞれ設定することが好ましい。ここでいう波長とは、バルク波の音速と、目的とする共振周波数との比 (音速/共振周波数) によって定義される。

【0025】

下部電極 12 は、薄膜バルク波共振器の一方の電極として用いられる他、製造時には圧電膜 13 の下地となる膜であり、白金 (Pt)、金 (Au)、イリジウム (Ir)、パラジウム (Pd)、ロジウム (Rh) など面心立方構造をとる材料を (111) 面に単一配向させた金属薄膜や、オスミウム (Os)、レニウム (Re)、ルテニウム (Ru) など最密六方構造をとる材料を (0001) 面に単一配向させた金属薄膜を用いることが好ましい。これは、その上部に形成される圧電材料の結晶性がエピタキシャル成長により非常に良好となるからである。下部電極 12 としては、このほかにもモリブデン (Mo) やタングステン (W) などの体心立方構造の金属薄膜や、SrRuO₃ などのペロブスカイト型構造の酸化物導電体薄膜なども用いることができる。下部電極 12 の厚さについても目的とする共振周波数に応じて設定すればよく、波長の 1/10 程度に設定することが好ましい。

【0026】

圧電膜 13 は、下部電極 12 と上部電極 14 との間に印加される電気信号をバルク波に変換する役割を果たし、その材料としては、ZnO、AlN、GaN 等のウルツァイト型結晶構造を有する圧電材料を用いることができる。圧電膜 13 の厚さについても目的とする共振周波数に応じて設定すればよく、波長の 1/2 程度に設定することが好ましい。

【0027】

上部電極 14 は、薄膜バルク波共振器の他方の電極として用いられ、その材料としてはアルミニウム (Al)、金 (Au)、白金 (Pt) 等の金属やこれらの金属と銅 (Cu) 等との合金、あるいはこれらの金属とチタン (Ti) 等の金属を積層した多層膜を用いることができる。上部電極 14 の厚さについても目的とする共振周波数に応じて設定すればよく、波長の 1/10 程度に設定することが好ましい。

【0028】

図 4 は、送信フィルタ 120 の具体的構成の一例を示す回路図である。

【0029】

図 4 に示す例による送信フィルタ 120 は、入力端 120a (=送信端子 100b) と出力端 120b (=アンテナ端子 100a) との間に直列接続された共振器 121~123 と、一端が共振器 121 と共振器 122 との接続点に接続された共振器 124 と、一端が共振器 122 と共振器 123 との接続点に接続された共振器 125 と、一端が共振器 124 の他端及び共振器 125 の他端に共通接続され、他端がグランドに接続されたインダクタンス素子 126 とを備えて構成されている。これにより、図 4 に示す送信フィルタ 120 は、共振器 121~123 によって構成される 3 つの直列腕と、共振器 124、125 によって構成される 2 つの並列腕からなる 2 段の T 型フィルタ回路を構成している。尚、直列腕共振器の共振周波数は、並列腕共振器の反共振周波数とほぼ同じかやや高く設定する必要がある。これら共振器 121~125 としては、特に限定されるものではないが、薄膜バルク波共振器を用いることが好ましい。

【0030】

送信フィルタ120を構成するT型フィルタ回路の段数はこれに限定されるものではなく、1段であっても構わないし、3段以上であっても構わないが、直列腕を構成する各共振器については互いにほぼ同じ共振周波数を有する必要がある、並列腕を構成する各共振器についても互いに同じ共振周波数を有する必要がある。

【0031】

図5は、受信フィルタ130の具体的構成の一例を示す回路図である。

【0032】

図5に示す例による受信フィルタ130は、入力端130aと出力端130b（＝受信端子100c）との間に直列接続された共振器131～133と、一端が入力端130aに接続された共振器134と、一端が共振器131と共振器132との接続点に接続された共振器135と、一端が共振器132と共振器133との接続点に接続された共振器136と、一端が出力端130bに接続された共振器137と、一端が共振器134～137の他端にそれぞれ接続され、他端がグランドに接続されたインダクタンス素子138a～138dとを備えて構成されている。これにより、図5に示す受信フィルタ130は、共振器131～133によって構成される3つの直列腕と、共振器134～137によって構成される4つの並列腕からなる3段の π 型フィルタ回路を構成している。尚、直列腕共振器の共振周波数は、並列腕共振器の反共振周波数とはほぼ同じかやや高く設定する必要がある。これら共振器131～137についても、特に限定されるものではないが、薄膜バルク波共振器を用いることが好ましい。

【0033】

受信フィルタ130を構成する π 型フィルタ回路の段数はこれに限定されるものではなく、図6に示すように1段であっても構わなし、2段或いは4段以上であっても構わないが、直列腕を構成する各共振器については互いにほぼ同じ共振周波数を有する必要がある、並列腕を構成する各共振器についても互いにほぼ同じ共振周波数を有する必要がある。

【0034】

図7は、本発明の好ましい実施形態によるデュプレクサ100に用いられる分波回路110の他の具体的な回路構成を示す回路図である。

【0035】

図7に示す分波回路110は、一端が入力端110a（＝アンテナ端子100a）に接続された第1の位相線路111aと、一端が出力端110bに接続された第2の位相線路111bと、第1の位相線路111aに対して並列に接続された第1の共振器112aと、第2の位相線路111bに対して並列に接続された第2の共振器112bと、第1の位相線路111aの一端（入力端110a）と第1の共振器112aの一端との間に接続された第1のインダクタンス素子113aと、第1の位相線路111aの他端と第1の共振器112aの他端との間に接続された第2のインダクタンス素子114aと、第2の位相線路111bの一端（出力端110b）と第2の共振器112bの一端との間に接続された第3のインダクタンス素子113bと、第2の位相線路111bの他端と第2の共振器112bの他端との間に接続された第4のインダクタンス素子114bと、第2のインダクタンス素子114a及び第4のインダクタンス素子114bの接続点とグランドとの間に接続された第3の共振器115とを備えて構成されている。インダクタンス素子113a、114a、113b、114bについても、ワイヤーやパッケージ内に形成されたビアのインダクタンスを利用することができる。

【0036】

ここで、第1及び第2の共振器112a、112bの共振周波数は、第3の共振器115の反共振周波数よりも低く設定され、また、第3の共振器115の実効的結合係数は、第1及び第2の共振器112a、112bの実効的結合係数よりも小さく（好ましくは半分程度に）設定される。さらに、第3の共振器115の共振周波数は、受信フィルタ130に含まれる並列腕共振器（134～137）の共振周波数近傍、或いはこれによりもやや低く設定することが好ましい。尚、共振器112a、112b、115についても、図

3に示す構成を有する薄膜バルク波共振器を用いることが好ましい。

【0037】

このような回路構成を採用することにより、従来の分波回路のように1/4波長位相線路を用いた場合と比べて、第1の位相線路111aと第2の位相線路111bの長さの和を短くすることが可能となる。具体的には、第1の位相線路111aと第2の位相線路111bの長さの和を1/7波長程度とすることが可能となり、これにより従来に比べてデュプレクサ100のサイズを小型化することが可能となる。

【0038】

しかも、分波回路110として図7に示す回路構成を採用すれば、受信フィルタ130の低域側エッジを非常に急峻とすることが可能となり、従来の分波回路を用いた場合と比べて、デュプレクサの特性を大幅に向上させることが可能となる。このような特性が得られるのは、第1の位相線路111aの他端に接続されたインダクタンス素子（第2のインダクタンス素子114a）と第2の位相線路111bの他端に接続されたインダクタンス素子（第4のインダクタンス素子114b）とを共用せず、それぞれ独立に設けているためであり、これらを共用してしまうと受信フィルタ130の低域側エッジを急峻とする効果は得られなくなる。

【0039】

以上説明したように、本実施形態によるデュプレクサ100は、改良された分波回路110を用いていることから、小型で且つ高い性能を得ることが可能となる。

【0040】

本発明は、以上説明した実施の形態に限定されることなく、特許請求の範囲に記載された発明の範囲内で種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることはいうまでもない。

【実施例】

【0041】

以下、本発明の実施例について説明するが、本発明はこの実施例に何ら限定されるものではない。

【0042】

【実施例1】

【0043】

分波回路110として図2に示した回路を用い、送信フィルタ120として図4に示した回路（2段のT型フィルタ回路）を用い、受信フィルタ130として図5に示した回路（3段の π 型フィルタ回路）を用いて、送信側の中心周波数が1.88GHz、受信側の中心周波数が1.96GHzであり、それぞれ60MHzの通過帯域幅を有するデュプレクサ100を作製した。

【0044】

分波回路110に含まれる位相線路111としては、誘電率が7であるLTCCパッケージ内に形成した長さ約6mmのストリップ線路を用いた。尚、基板の誘電率が7である場合、1.9GHzにおいて1波長の線路長はおよそ60mmであることから、位相線路111の長さは1/10波長である。また、分波回路110に含まれる共振器112としては、図3に示した構造を有する薄膜バルク波共振器を用い、その共振周波数及び反共振周波数は送信フィルタ120の通過域よりも低い1.76GHz及び1.80GHzにそれぞれ設定した。さらに、インダクタンス素子113、114のインダクタンス値としては0.45nHに設定した。

【0045】

また、送信フィルタ120を構成する共振器121～125についても図3に示した構造を有する薄膜バルク波共振器を用い、直列腕を構成する共振器121～123についてはその共振周波数を1.89GHz、反共振周波数を1.925GHzに設定し、並列腕を構成する共振器124、125についてはその共振周波数を1.85GHz、反共振周波数を1.89GHzに設定した。さらに、インダクタンス素子126のインダクタンス

値としては2.9 nHに設定した。

【0046】

さらに、受信フィルタ130を構成する共振器131～137についても図3に示した構造を有する薄膜バルク波共振器を用い、直列腕を構成する共振器131～133についてはその共振周波数を1.98 GHz、反共振周波数を2.03 GHzに設定し、並列腕を構成する共振器134～137についてはその共振周波数を1.914 GHz、反共振周波数を1.962 GHzに設定した。さらに、インダクタンス素子138a～138dのインダクタンス値としてはそれぞれ0.3 nH、0.3 nH、0.9 nH及び2.7 nHに設定した。

【0047】

図8は、本実施例によるデュプレクサの特性を示すグラフである。図8において「TX」とは送信信号特性を示し、「RX」とは受信信号特性を示している（図9においても同様）。図8に示すように、本実施例では、位相線路111に対して共振器112を並列接続していることから、共振器112の共振及び反共振に対応した周波数にて、送信信号特性TX及び受信信号特性RXに減衰極が生じていることが分かる。

【0048】

【実施例2】

【0049】

分波回路110として図7に示した回路を用い、送信フィルタ120として図4に示した回路（2段のT型フィルタ回路）を用い、受信フィルタ130として図6に示した回路（1段のπ型フィルタ回路）を用いることにより、送信側の中心周波数が1.88 GHz、受信側の中心周波数が1.96 GHzであり、それぞれ60 MHzの通過帯域幅を有するデュプレクサ100を構成した。

【0050】

分波回路110に含まれる位相線路111a、111bは、誘電率が7であるLTCCパッケージ内に形成した長さ約3.6 mm、5.4 mmのストリップ線路をそれぞれ用いた。上述の通り、基板の誘電率が7である場合、1.9 GHzにおいて1波長の線路長はおよそ60 mmであることから、位相線路111aの長さは0.06波長であり、位相線路111bの長さは0.09波長である。また、分波回路110に含まれる共振器112a、112b、115としては、図3に示した構造を有する薄膜バルク波共振器を用い、共振器112a、112bの共振周波数は1.927 GHzに設定し、反共振周波数は1.981 GHzに設定した。また、共振器115の共振周波数は1.909 GHzに設定し、反共振周波数は1.936 GHzに設定した。さらに、インダクタンス素子113a、114a、113b、114bのインダクタンス値としては0.4 nHに設定した。

【0051】

送信フィルタ120については、実施例1と全く同じ構成とした。

【0052】

受信フィルタ130についても、共振器132、133、136、137及びインダクタンス素子138c、138dが存在しない他は、実施例1と同じ構成とした。

【0053】

図9は、本実施例によるデュプレクサの特性を示すグラフである。図9に示すように、本実施例では、受信信号特性RXの低域側エッジが非常に急峻となっていることが分かる。これは、上述の通り、第2のインダクタンス素子114aと第4のインダクタンス素子114bとを共用せず、それぞれ独立に設けたことによる効果である。

【図面の簡単な説明】

【0054】

【図1】デュプレクサ100の基本構成を示すブロック図である。

【図2】本発明の好ましい実施形態によるデュプレクサ100に用いられる分波回路110の具体的な回路構成を示す回路図である。

【図3】共振器112として用いることが好ましい薄膜バルク波共振器の構造を示す

略断面図である。

【図4】送信フィルタ120の具体的構成の一例を示す回路図である。

【図5】受信フィルタ130の具体的構成の一例を示す回路図である。

【図6】受信フィルタ130の具体的構成の他の例を示す回路図である。

【図7】本発明の好ましい実施形態によるデュプレクサ100に用いられる分波回路110の他の具体的な回路構成を示す回路図である。

【図8】実施例1によるデュプレクサの特性を示すグラフである。

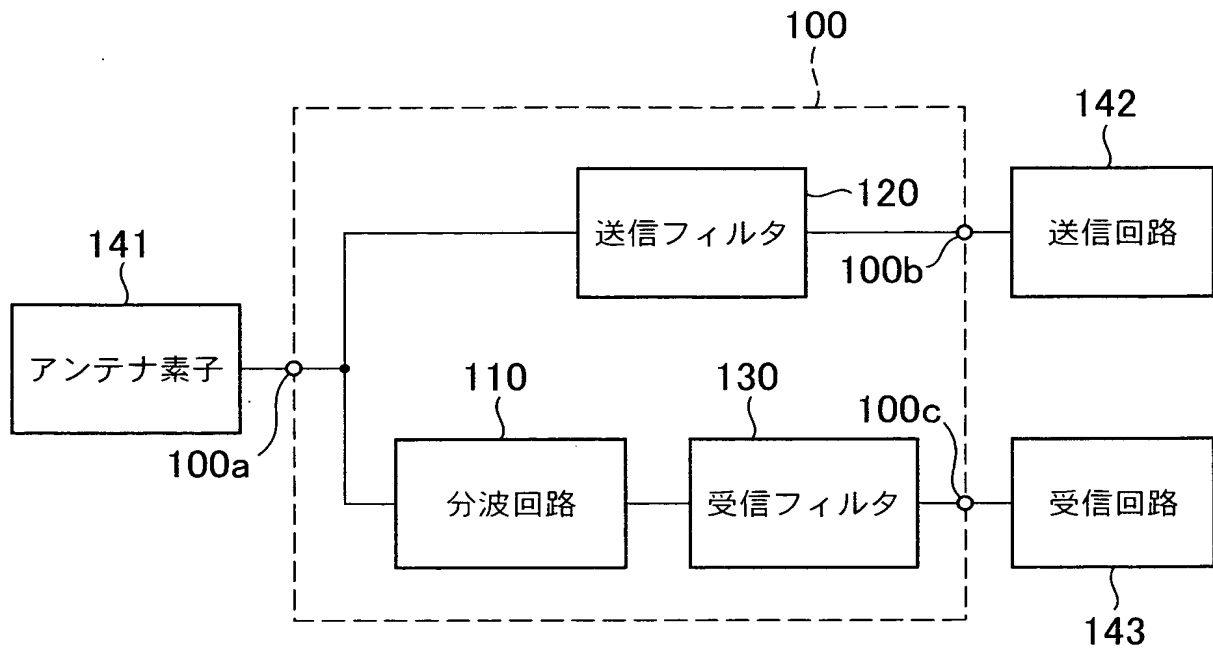
【図9】実施例2によるデュプレクサの特性を示すグラフである。

【符号の説明】

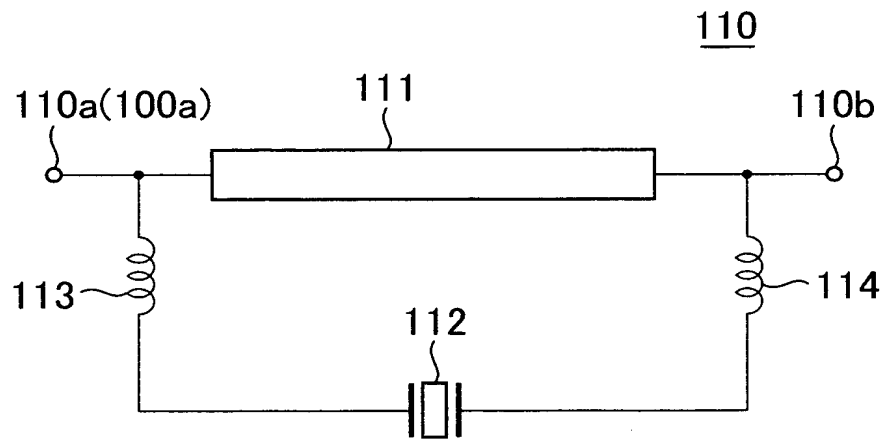
【0055】

10	基板
11	音響多層膜
11a, 11b	反射膜
12	下部電極
13	圧電膜
14	上部電極
100	デュプレクサ
100a	アンテナ端子
100b	送信端子
100c	受信端子
110	分波回路
110a	分波回路の入力端
110b	分波回路の出力端
111, 111a, 111b	位相線路
112, 112a, 112b, 115	共振器
113, 114, 113a, 114a, 113b, 114b	インダクタンス素子
115	共振器
120	送信フィルタ
120a	送信フィルタの入力端
120b	送信フィルタの出力端
121~125	共振器
126	インダクタンス素子
130	受信フィルタ
130a	送信フィルタの入力端
130b	送信フィルタの出力端
131~137	共振器
138a~138d	インダクタンス素子
141	アンテナ素子
142	送信回路
143	受信回路
RX	受信信号特性
TX	送信信号特性

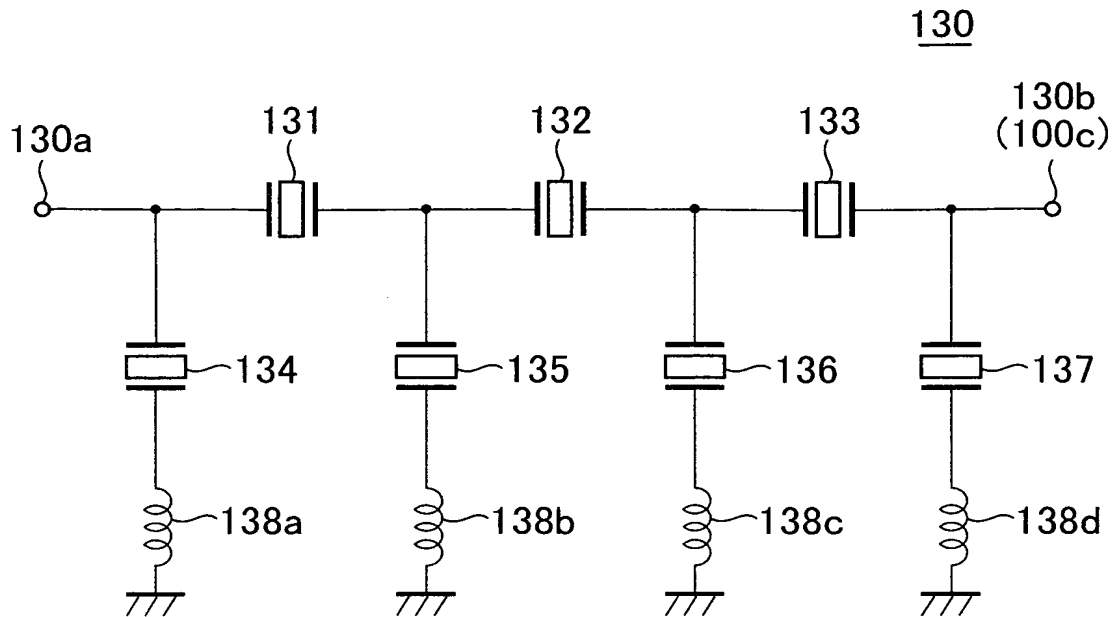
【書類名】 図面
【図 1】



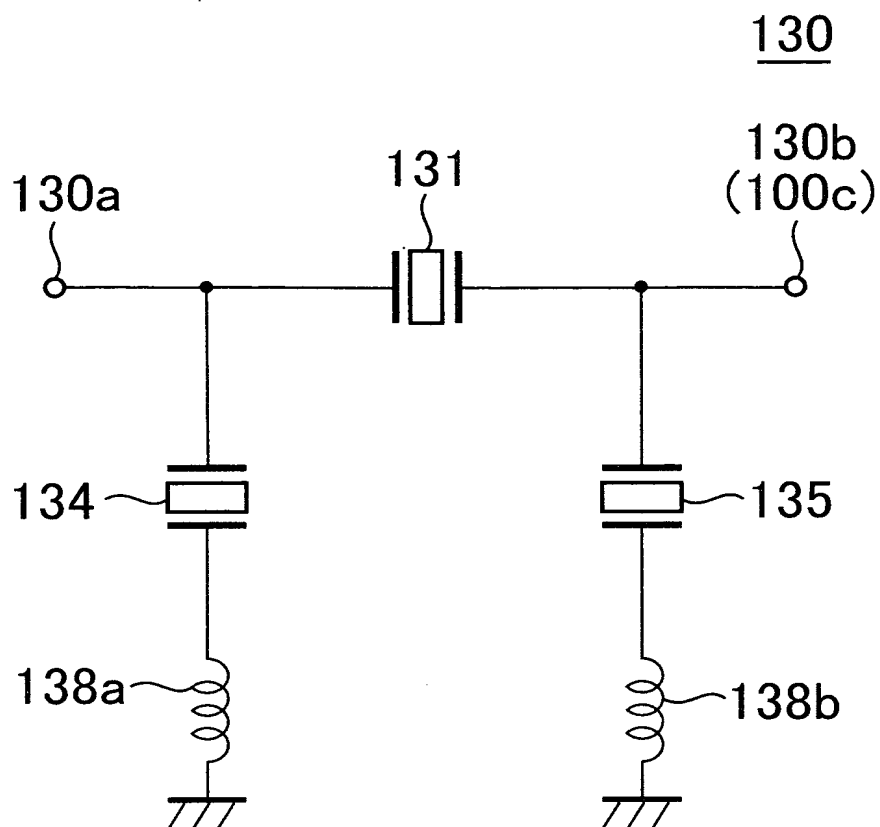
【図 2】



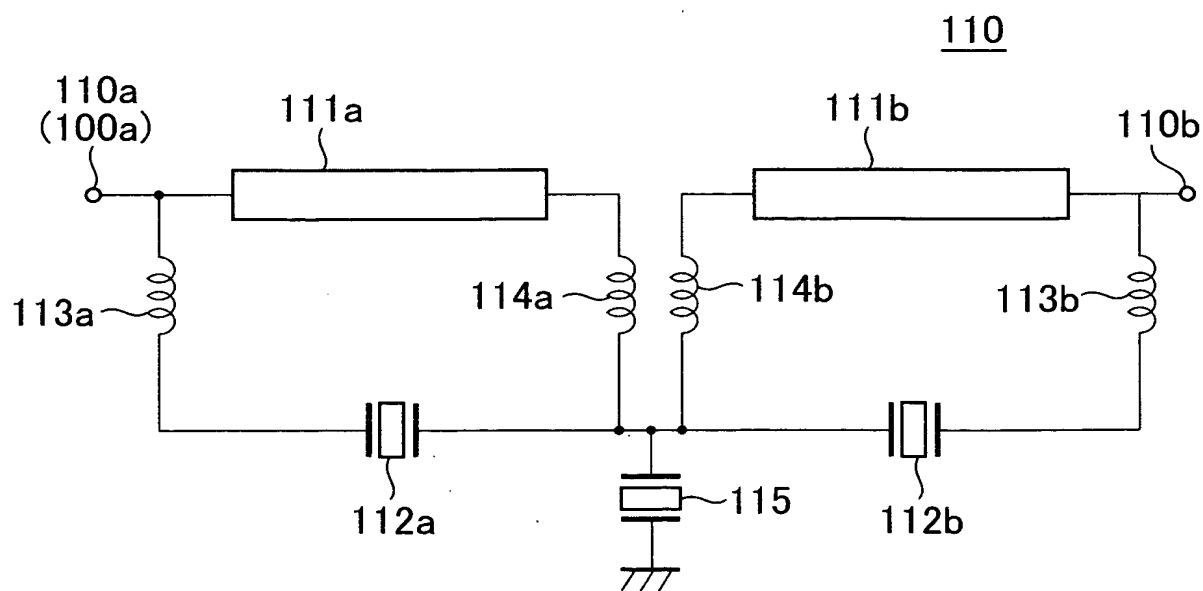
【図 5】



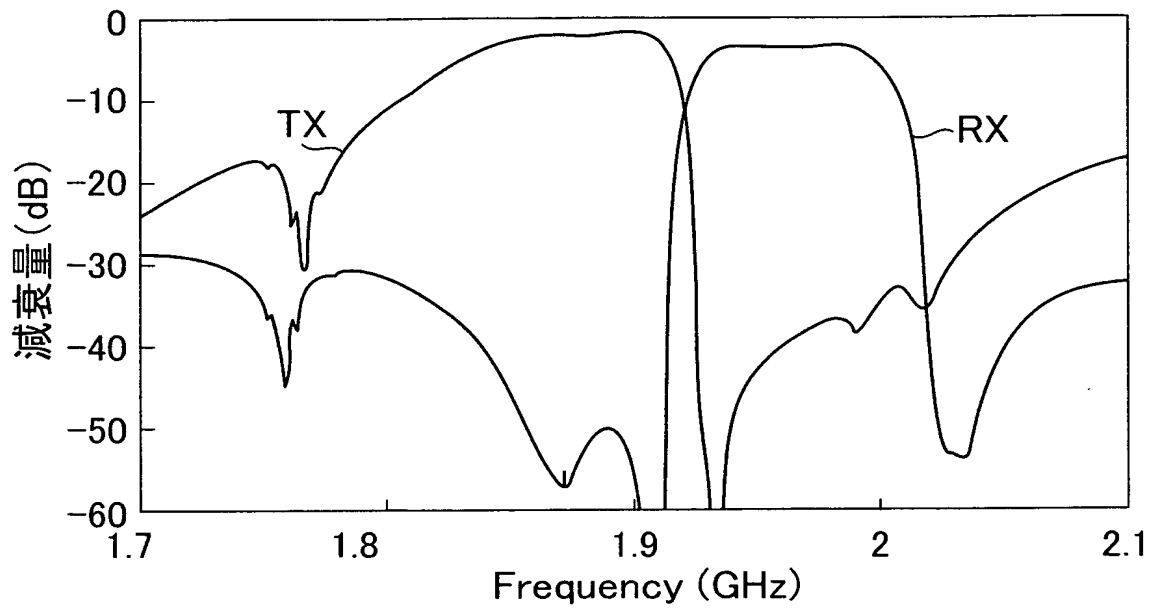
【図 6】



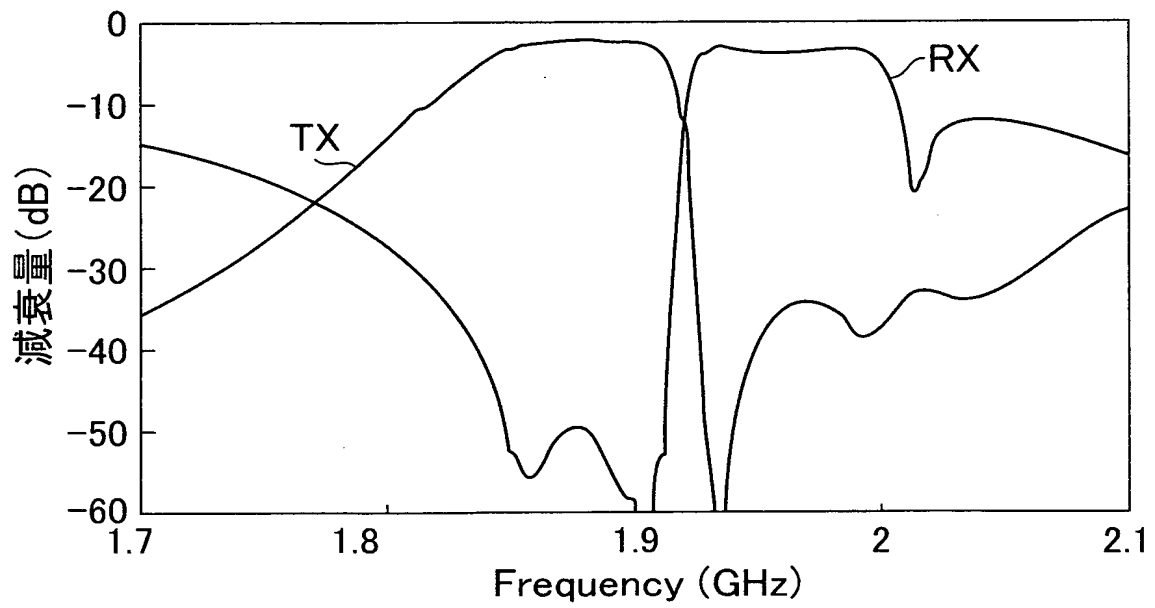
【図 7】



【図 8】



【図 9】



【書類名】 要約書**【要約】**

【課題】 分波回路を改良することによってデュプレクサを小型化・高性能化する。

【解決手段】 本発明によるデュプレクサは、送信フィルタ、受信フィルタ及び分波回路 1 1 0 を備え、分波回路 1 1 0 は、入力端 1 1 0 b と出力端 1 1 0 a との間に接続された位相線路 1 1 1 と、位相線路 1 1 1 に対して並列に接続された共振器 1 1 2 とを備えている。これによれば、位相線路 1 1 1 の長さを従来に比べて大幅に短くすることができることから、デュプレクサ全体のサイズを小型化することが可能となる。また、位相線路 1 1 1 の一端と共振器 1 1 2 の一端との間にインダクタンス素子 1 1 3 を接続し、位相線路 1 1 1 の他端と共振器 1 1 2 の他端とのインダクタンス素子 1 1 4 を接続することが好ましく、この場合にはこれらをワイヤーやパッケージ内に形成されたビアのインダクタンスを利用することができる。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 3 7 6 2 5 4
受付番号	5 0 3 0 1 8 3 2 1 9 0
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 1 1 月 6 日

< 認定情報・付加情報 >

【提出日】	平成 1 5 年 1 1 月 5 日
-------	--------------------

特願 2 0 0 3 - 3 7 6 2 5 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 6 7]

1. 変更年月日

2 0 0 3 年 6 月 2 7 日

[変更理由]

名称変更

住 所

東京都中央区日本橋 1 丁目 1 3 番 1 号

氏 名

T D K 株式会社